

## レーザーコンパス

## VLSIプロセスとレーザー応用

徳 山 巍\*

Takashi TOKUYAMA\*

VLSIとはチップ当たりの集積素子数 $10^5$ 以上のLSI(大規模集積回路)の通称で、MOSメモリの世代で云うと64Kbit以降の製品がこれに相当する。本年2月、IEEE主催の国際会議で、日本の3社から16Mbit MOSメモリの試作結果が発表され、いよいよ $10^7$ 素子/チップを集積するULSIの時代が到来した。

現在量産されているMOSメモリは1Mbitであり16Mbitの製品は次世代品種と云う位置付けで、これからその量産技術の開発が本格化する。集積される素子の最小パターン寸法は、次世代品種の4Mbitが $0.8\mu\text{m}$ で、これ以降が所謂sub- $\mu\text{m}$ の領域になり、16Mbitでは $0.5\mu\text{m}$ 近辺になると予測されている。

こうした微小パターンの形成は、従来光学的手段で行なわれ、使用光源の短波長化で対応して来た。然し、形成するパターンの寸法が使用する波長と同程度になれば、分解能の点から限界のあることは自明であり、 $0.5\mu\text{m}$ 以下の領域ではX線、電子線、またはイオン線に頼らざるをえず、この分野の研究開発が活発に続けられている。只、こうした新技術は原理的に見通しが良くても、量産対応の技術に仕上げる迄には多大の努力が必要で、目前に控えた $0.5\mu\text{m}$ の量産を、新方式の最初のテストケースとするか、或いは従来方式の延長改良の最終版で対応する

かの決定は当事者にとっては極めて難しい。

特に、エキシマレーザーを光源に用いる方法が、レーザー自体の安定度、信頼性の向上、並びに狭帯域化による高分解能光学系の開発可能性から、俄に光学方式の最終版として登場して来た為、益々判断が難しくなっている。

sub- $\mu\text{m}$ デバイスでは、パターン形成以外の部分でも製造プロセス全般に亘る精密制御が必要で、例えばプロセスの処理温度を従来より低温化する為、熱エネルギーに代えて光やプラズマを用いる研究が盛んである。

レーザー技術は、最初半導体では、各種の計測やマークの刻印などにしか用いられていなかったが、今後はリソグラフィの他、結晶や薄膜の成長、或いはエッチングなどに於いて、気相中や表面の反応制御に重要な役割を持つものとして期待されている。此等の多くはレーザーのエネルギー集中性を利用するものだが、反応にあずかる系とレーザー波長との対応は必ずしも良くない。波長可変の高出力レーザーの出現が望まれる。

超LSIの将来は、量産のレベルでこうした超精密技術が実用可能か否かにかかって居り、その意味ではレーザー技術の発展に期待する所が極めて大きい。

\* 筑波大学物理工学系 (〒305 茨城県つくば市天王台1-1-1)

\* Institute of Applied Physics, University of Tsukuba (Tsukuba, Ibaraki, 305)